

# ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE AND ITS MANUFACTURE

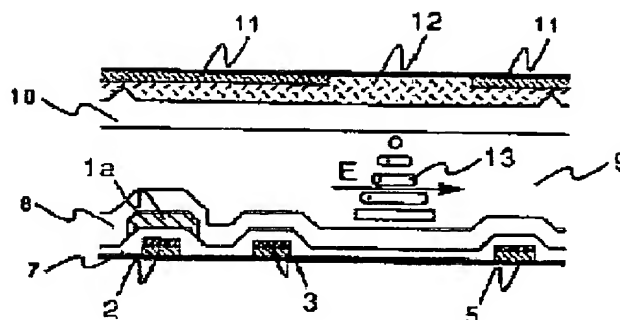
Patent number: JP6202127  
Publication date: 1994-07-22  
Inventor: OTA MASUYUKI; others: 02  
Applicant: HITACHI LTD  
Classification:  
- international: G02F1/1343; G02F1/136  
- european:  
Application number: JP19920347935 19921228  
Priority number(s):

Report a data error here

## Abstract of JP6202127

**PURPOSE:**To perform mass production of the liquid crystal display device with high contrast by an inexpensive facility with a high yield even without providing a transparent electrode by covering a part facing the liquid crystal layer of a signal wiring which transmits a video signal to an active element with a conductor via an insulating material.

**CONSTITUTION:**The signal wiring 2 is covered with a projection protruding in the long side direction of the signal wiring from scanning wirings 1a before and behind, and an electric field applied between the signal wiring 2 and a picture element electrode 3 or a common electrode 5 is shielded. Since the potential of the scanning wiring is kept constant in a period other than a scanning period, the fluctuation of the electric field applied between the electrode 3 or 5 can be prevented from occurring. Thereby, the fluctuation of the electric field applied between the electrode 3 or 5 due to the change of the potential of the signal wiring changed by the audio signal can be prevented from occurring obtaining stable display. Also, since no transparent electrode is provided, a manufacturing process can be simplified, and also, yield can be increased, and a cost can be reduced.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

Best Available Copy

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-202127

(43)公開日 平成6年(1994)7月22日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/1343		8707-2K		
1/136	5 0 0	9018-2K		

審査請求 未請求 請求項の数11 (全 9 頁)

(21)出願番号 特願平4-347935

(22)出願日 平成4年(1992)12月28日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 太田 益幸

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 津村 誠

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(72)発明者 近藤 克巳

茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内

(74)代理人 弁理士 小川 勝男

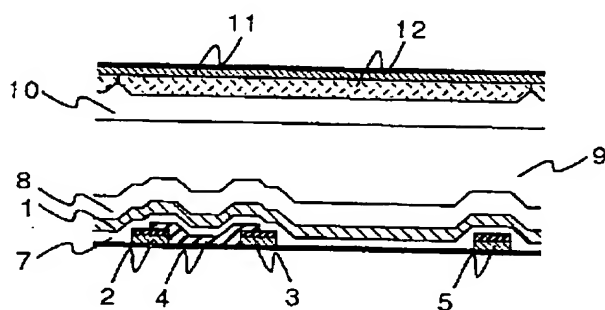
(54)【発明の名称】 アクティブマトリクス型液晶表示装置およびその製造方法

(57)【要約】

【目的】高コントラスト、視角特性、階調均一性が良好で多階調表示が容易で、高歩留まり、高スループットで低コストで、大型、高精細まで応用できる特徴を有するアクティブマトリクス型液晶表示装置を得る。

【構成】 $n \times m$ 個のマトリクス状の画素を形成する電極群、アクティブ素子からなる駆動手段を備え、該電極群が液晶組成物層に対して界面に平行な電界を印加する構造を有し、かつ、アクティブ素子が正スタガ構造の薄膜トランジスタである。

図 2



## 【特許請求の範囲】

【請求項1】アクティブ素子からなる駆動手段とを備えたマトリクス型液晶表示装置において、液晶層に対して主として基板面に平行な電界を印加する電極構造を有すると共に、映像信号をアクティブ素子に伝達する信号配線の液晶層に面する部分のほとんどが、絶縁物を介して導電体で覆われていることを特徴とする液晶表示装置。

【請求項2】前記アクティブ素子が正スタガ構造の薄膜トランジスタであることを特徴とする請求項1記載の液晶表示装置。

【請求項3】前記導電体が、走査配線から信号配線の長編方向に突き出した突起からなることを特徴とする請求項2記載の液晶表示装置。

【請求項4】前記導電体が、薄膜トランジスタのソース（ドレイン）電極と電気的に接続されていることを特徴とする請求項2記載の液晶表示装置。

【請求項5】前記導電体が、液晶層に対して主として基板面に平行な電界を印加する電極の一方である共通電極と電気的に接続されていることを特徴とする請求項2記載の液晶表示装置。

【請求項6】液晶層に対して主として基板面に平行な電界を印加する電極と共通電極とゲート絶縁膜で蓄積容量を構成したことを特徴とする請求項3、4および5記載の液晶表示装置。

【請求項7】アクティブ素子からなる駆動手段とを備えたマトリクス型液晶表示装置において、液晶層に対して主として基板面に平行な電界を印加する電極構造を有し、前記アクティブ素子が正スタガ構造の薄膜トランジスタであることを特徴とする液晶表示装置。

【請求項8】不透明な導電体、 $n^+$ 型半導体の順に成膜し、一括にパターニングして、信号配線（ドレイン電極）および画素電極（ソース電極）を形成し、 $i$ 型半導体、絶縁体、不透明な導電体の成膜し、一括にパターニングして、走査配線（ゲート電極）および薄膜トランジスタを形成することを特徴とする請求項7記載の液晶表示装置の製造方法。

【請求項9】前記不透明な導電体が $Ni$ または $Ni$ を含む合金であり、パターニングした後、電気メッキして $n^+$ 型半導体を形成し、信号配線（ドレイン電極）および画素電極（ソース電極）を形成することを特徴とする請求項7記載の液晶表示装置の製造方法。

【請求項10】 $120\mu\Omega\cdot cm$ 以下の抵抗率を有する不透明な導電体からなる単層の信号配線を有することを特徴とする請求項7記載の液晶表示装置。

【請求項11】 $12.5$ 型以上かつ $1024\times 768$ ドット以上の請求項8記載の液晶表示装置を有するパーソナルコンピュータまたはワークステーション。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、量産性が良好で低コス

トのアクティブマトリクス型液晶表示装置に関する。

## 【0002】

【従来の技術】従来のアクティブマトリクス型液晶表示装置では、液晶層を駆動する電極としては2枚の基板界面上に形成し相対向させた透明電極を用いていた。これは、液晶に印加する電界の方向を基板界面にほぼ垂直な方向とすることで動作する、ツイステッドネマティック表示方式を採用していることによる。一方液晶に印加する電界の方向を基板界面にほぼ平行な方向とする方式は、櫛型電極対を用いた方式が、例えば特開平1-120528号により提案されている。

## 【0003】

【発明が解決しようとする課題】しかし、前記の従来ツイステッドネマティック表示方式を用いた技術においては、液晶に電圧を印加し、かつ、光を透過させる必要があるため、ITOに代表される透明電極を形成する必要がある。その為に、透明電極を形成するためのスパッタリング装置等の真空系製造設備が必要で、設備コストが巨額になっていた。また、真空系製造設備の使用は、スループットの低下を引き起こし、このことがアクティブマトリクス型液晶表示装置の製造コストを著しく引き上げている。また、一般に透明電極はその表面に数10nm程度の凹凸があり、薄膜トランジスタのような微細なアクティブ素子の加工を困難にしている。さらに、透明電極の凸部はしばしば離脱し電極等の他の部分に混入し、点状或いは線状の表示欠陥を引き起こし、歩留まりを著しく低下させていた。これらの為に、マーケットニーズに対応した低価格の液晶表示装置を安定的に提供することが出来ずにいた。また、前記の従来技術においては、画質面でも多くの課題を有していた。特に、視角方向を変化させた際の輝度変化が著しく、中間調表示を困難にしていた。それに対して、基板面にほぼ平行な方向の電界を液晶に印加する方法は、マトリクス型表示装置に用いた場合、不要な電界の影響を受けやすく、クロストークが発生しやすいことから、従来の公知例においては、アクティブマトリクス型表示装置に用いた例はない。

【0004】本発明はこれらの課題を同時に解決するもので、その目的とするところは、第一に、透明電極がなくとも高コントラストで、低価格の設備で高い歩留まりで量産可能な低コストのアクティブマトリクス型液晶表示装置を提供することにある。第二に、視角特性が良好で多階調表示が容易であるアクティブマトリクス型液晶表示装置を提供することにある。第三に不要な電界の影響を受けにくく、クロストークが発生しないアクティブマトリクス型表示装置を提供することにある。

## 【0005】

【課題を解決するための手段】前記目的を達成するために、本発明は、第1の装置として、アクティブ素子からなる駆動手段とを備えたマトリクス型液晶表示装置にお

いて、液晶層に対して主として基板面に平行な電界を印加する電極構造を有すると共に、映像信号をアクティブ素子に伝達する信号配線の液晶層に面する部分のほとんどが、絶縁物を介して導電体で覆われていることを特徴とする液晶表示装置を構成したものである。

【0006】第1の装置を含む第2の装置として、前記アクティブ素子が正スタガ構造の薄膜トランジスタであることを特徴とする液晶表示装置を構成したものである。

【0007】第2の装置を含む第3の装置として、前記導電体が、走査配線から信号配線の長編方向に突き出した突起からなることを特徴とする液晶表示装置を構成したものである。

【0008】第2の装置を含む第4の装置として、前記導電体が、薄膜トランジスタのソース（ドレイン）電極と電気的に接続されていることを特徴とする液晶表示装置を構成したものである。

【0009】第2の装置を含む第5の装置として、前記導電体が、液晶層に対して主として基板面に平行な電界を印加する電極の一方である共通電極と電気的に接続されていることを特徴とする液晶表示装置を構成したものである。

【0010】第3の装置、第4の装置および第5の装置を含む第6の装置として、液晶層に対して主として基板面に平行な電界を印加する電極と共通電極とゲート絶縁膜で蓄積容量を構成したことを特徴とする液晶表示装置を構成したものである。

【0011】第7の装置として、アクティブ素子からなる駆動手段とを備えたマトリクス型液晶表示装置において、液晶層に対して主として基板面に平行な電界を印加する電極構造を有し、前記アクティブ素子が正スタガ構造の薄膜トランジスタであることを特徴とする液晶表示装置を構成したものである。

【0012】第7の装置の第1の製造法として、不透明な導電体、 $n+$ 型半導体の順に成膜し、一括にパターンニングして、信号配線（ドレイン電極）および画素電極（ソース電極）を形成し、 $i$ 型半導体、絶縁体、不透明な導電体の成膜し、一括にパターンニングして、走査配線（ゲート電極）および薄膜トランジスタを形成することを特徴とする液晶表示装置の製造方法を採用したものである。

【0013】第7の装置の第1の製造法として、前記不透明な導電体が $Ni$ または $Ni$ を含む合金であり、パターンニングした後、電気メッキして $n+$ 型半導体を形成し、信号配線（ドレイン電極）および画素電極（ソース電極）を形成することを特徴とする液晶表示装置の製造方法を採用したのである。

【0014】第7の装置を含む第8の装置として、 $120\mu\Omega\cdot cm$ 以下の抵抗率を有する不透明の導電体からなる単層の信号配線を有することを特徴とする液晶表示装

置を構成したものである。

【0015】第9の装置として、 $12.5$ 型以上かつ $1024\times 768$ ドット以上の第8の装置を有するパーソナルコンピュータまたはワークステーションを構成したものである。

【0016】

【作用】次に本発明の作用を図16を用いて説明する。

【0017】図16(a), (b)は本発明の液晶パネル内での液晶の動作を示す側断面を、図16(c), (d)はその正面図を表す。図16ではアクティブ素子を省略してある。また、本発明ではストライプ状の電極を構成して複数の画素を形成するが、ここでは一画素の部分を示した。電圧無印加時のセル側断面を図16(a)に、その時の正面図を図16(c)に示す。透明な一对の基板203の内側に線状の電極201, 202が形成され、その上に配向制御膜204が塗布及び配向処理されている。間には液晶組成物が挟持されている。棒状の液晶分子205は、電界無印加時にはストライプ状の電極の長手方向に対して若干の角度、即ち $45^\circ \leq \theta$ （電界方向に対する界面近傍での液晶分子長軸（光学軸）方向のなす角） $< 90^\circ$ 、をもつように配向されている。上下界面上での液晶分子配向方向はここでは平行を例に説明する。また、液晶組成物の誘電異方性は正を想定している。次に、電界207を印加すると図16(b), (d)に示したように電界方向に液晶分子がその向きを変える。偏光板206の偏光透過軸を所定角度 $209$ に配置することで電界印加によって光透過率を変えることが可能となる。したがって、光を電極の間を透過し変調されるので、電極は透明でなくとも良い。このように、本発明によれば透明電極がなくともコントラストを与える表示が可能となる。コントラストを付与する具体的構成としては、上下基板上の液晶分子配向がほぼ平行な状態を利用したモード（複屈折位相差による干渉色を利用するので、ここでは複屈折モードと呼ぶ）と、上下基板上の液晶分子配向方向が交差しセル内での分子配列がねじれた状態を利用したモード（液晶組成物層内で偏光面が回転する旋光性を利用するので、ここでは旋光性モードと呼ぶ）とがある。複屈折モードでは、電圧印加により分子長軸（光軸）方向が基板界面にほぼ平行なまま面内でその方位を変え、所定角度に設定された偏光板の軸とのなす角を変えて光透過率を変える。旋光性モードでも同様に電圧印加により分子長軸方向の方位のみを変えるが、こちらの場合はらせんがほどこけることによる旋光性の変化を利用する。

【0018】また、本発明の表示モードでは液晶分子の長軸は基板と常にほぼ平行であり、立ち上がることがなく、従って視角方向を変えた時の明るさの変化が小さいので、視角依存性がなく、視角特性が大幅に向上する。本表示モードは従来のように電圧印加で複屈折位相差をほぼ0にすることで暗状態を得るものではなく、液晶分

子長軸と偏光板の軸（吸収あるいは透過軸）とのなす角を変えるもので、根本的に異なる。従来のTN型のように液晶分子長軸を基板界面に垂直に立ち上がらせる場合だと、複屈折位相差が0となる視角方向は正面即ち基板界面に垂直な方向のみであり、僅かでも傾斜すると複屈折位相差が現れる。ノーマリオープン型では光が漏れ、コントラストの低下や階調レベルの反転を引き起こす。

【0019】更に、電極201を画素電極として用い、電極202を共通電極として用いると、図16では省略してあるが、電極201にアクティブ素子を通して、電圧を供給するための信号配線が必要である。本表示モードでは、基板面に平行な電界を印加するため、電極201と電極202との間の電圧による電界の他に、信号配線と電極201および信号配線と電極202との間の電圧による不要な電界が加算される。信号配線の電位は画像信号であるので、その影響で、電極201と電極202との間の電界もふらつき、パターンによって変動する。その結果クロストークが発生し、表示不良となる。しかし、電位の安定している導電体で信号配線を覆うことによって、信号配線と電極201および信号配線と電極202との間の電圧による不要な電界がシールドされ、電極201と電極202との間の電界のふらつきもなくなり、クロストークが発生しなくなる。ここで、正スタガ構造の薄膜トランジスタを用いれば、信号配線が最下層になるので、走査配線等の他の電極で覆うことが可能になる。

【0020】さらに、本表示モードと正スタガ構造を組み合わせれば、信号配線と画素電極を同時に、不透明な低抵抗の金属材料で形成することができ、製造工程の簡略化ができ、かつ、信号配線が低抵抗であるため、大型で精細度高い液晶表示装置にも応用できる。

【0021】

【実施例】本発明を実施例により具体的に説明する。

【0022】【実施例1】基板としては厚みが1.1mmで表面を研磨したガラス基板を2枚用いる。これらの基板間に誘電率異方性 $\Delta\epsilon$ が正でその値が4.5であり、複屈折 $\Delta n$ が0.072（589nm, 20℃）のネマチック液晶組成物を挟む。基板表面に塗布したポリイミド系配向制御膜をラビング処理して、3.5度のプレチルト角とする。上下界面上のラビング方向は互いにほぼ平行で、かつ印加電界方向とのなす角度を85度とした。ギャップdは球形のポリマビーズを基板間に分散して挟持し、液晶封入状態で4.5 $\mu\text{m}$ とした。よって $\Delta n \cdot d$ は0.324 $\mu\text{m}$ である。2枚の偏光板〔日東電工社製G1220DU〕でパネルを挟み、一方の偏光板の偏光透過軸をラビング方向にほぼ平行（85°）とし、他方をそれに直交、即ち（-5°）とした。これにより、ノーマリクローズ特性を得た。

【0023】画素の構成を図1に示す。走査配線1（ゲート電極と共通）と信号配線2（ドレイン電極と共通）

は直交し、画素電極3（ソース電極と共通）と共通電極4は平行で、画素電極3と共通電極4間で電界がかかり、かつその方向が基板界面にほぼ平行となるようにした。薄膜トランジスタの活性層にはアモルファスシリコン4、ゲート絶縁膜には窒化シリコンを用いたが特に限定はない。また電極および配線はいずれもクロムからなるが、電気抵抗の低い金属性のものであれば特に材料の制約はなく、アルミニウム、タンタル、タングステン等でもよい。画素数は40（ $\times 3$ ） $\times 30$ （即ち、 $n=120$ 、 $m=30$ である。）で、画素ピッチは横方向は80 $\mu\text{m}$ 、縦方向は240 $\mu\text{m}$ である。信号配線2、画素電極3、共通電極4の幅は8 $\mu\text{m}$ で、信号配線2と画素電極3の間隙も8 $\mu\text{m}$ とし、画素電極3と共通電極4の間隙の48 $\mu\text{m}$ とし、高い開口率を確保した。図2に図1のA線における断面図を示す。薄膜トランジスタはドレイン電極2、ソース電極3が最下層にあり、アモルファスシリコン4、窒化シリコン7、ゲート電極の順に積み上げられた正スタガ構造を有している。薄膜トランジスタ上には透明樹脂からなる保護膜8を形成し、液晶を配向されるために保護膜8をラビングした。また薄膜トランジスタを有する基板に相対向する基板上にストライプ状のR、G、B3色のカラーフィルタ12を備えた。カラーフィルタ12の上には表面を平坦化する透明樹脂10を積層し、ラビングした。透明樹脂の材料としてはエポキシ樹脂を用いた。このエポキシ樹脂は平坦化と液晶分子の配向制御の両方の機能を兼ね備えている。界面での液晶分子の傾き角は0.5度であった。また、画素電極3と共通電極4の間の液晶制御領域以外の光を遮光し、コントラストを上げるために遮光層11を形成した。

【0024】図3に図1のB線における断面図を示す。ここで、信号配線2を前段の走査配線1aから信号配線の長辺方向に突き出した突起で覆い、信号配線2と画素電極3または共通電極5との間にかかる電界をシールドする。走査配線の電位は走査期間以外は一定電位であるので、画素電極3または共通電極5との間にかかる電界をふらつかせることはない。これにより、映像信号により変化する信号配線の電位の変化による画素電極3または共通電極5との間にかかる電界のふらつきがなくなり、安定した表示を得ることができる。また、図4に図1のC線における断面図を示す。画素電極3の電位を安定するために蓄積容量を画素電極3と前段の走査配線1aとゲート絶縁膜7で構成している。

【0025】本実施例では透明電極が無いため、製造プロセスが簡単化できかつ歩留まりも向上し、著しくコストが低減できる。特に、透明電極を形成するための真空炉を有する極めて高価な設備の1つが不要になり、製造設備投資額の大幅低減とそれによる低コスト化が可能となる。本実施例における画素への印加電圧実効値と明るさの関係を示す電気光学特性を図5に示す。コントラスト

ト比は7V駆動時に150以上となり、視角を左右、上下に変えた場合のカーブの差は従来方式(比較例1に示す)に比べて極めて小さく、視角を変化させても表示特性はほとんど変化しなかった。また、信号配線2とのクロストークによる画質不良もほとんど確認できず、高品質の画像を得ることができた。

【0026】〔比較例〕従来方式であるツイステッドネマチック(TN)型を比較例とする。実施例1に比べ透明電極があるため、構造が複雑かつ製造工程が長い。ネマチック液晶組成物としては、実施例1と同一の誘電異方性 $\Delta\epsilon$ が正でその値が4.5で、屈折率異方性 $\Delta n$ が0.072(589nm, 20°C)のものをを用い、ギャップは7.3 $\mu\text{m}$ 、ツイスト角は90度とした。よって $\Delta n \cdot d$ は0.526 $\mu\text{m}$ である。

【0027】電気光学特性を図6に示す。視角方向で激しくカーブが変化した。また、信号配線とのクロストークによるスミア等(画像がすじをひく現象)の画質不良が生じた。

【0028】〔実施例2〕本実施例の構成は下記の要件を除けば、実施例1と同一である。

【0029】本実施例の画素の構成を図7に示す。また、図8に図7のB線における断面図を示す。ここで、信号配線2を画素電極3と電気的に接続された導電体3aで覆い、信号配線2と画素電極3または共通電極5との間にかかる電界をシールドする。信号配線2を覆う導電体3aは、走査配線1と同一材料で、走査配線と同時にバターンニングしたものである。画素電極3とコンタクトをとるためにゲート絶縁膜である窒化シリコンにスルーホール8aを開け、画素電極3とコンタクトを取った。また、共通電極5も、導電体3aと同層の走査配線1と同一材料で、走査配線と同時にバターンニングした導電体5aとコンタクトを取った。したがって、液晶には導電体3aの導電体5a間の電界が印加される。画素電極3の電位は走査期間以外は一定電位であるので、画素電極3または共通電極5との間にかかる電界をふらつかせることはない。これにより、映像信号により変化する信号配線2の電位の変化による画素電極3または共通電極5との間にかかる電界のふらつきがなくなり、安定した表示を得ることができる。

【0030】電気光学特性を測定したところ、実施例1と同様に、視角を左右、上下に変えた場合のカーブの差が極めて小さく、また、表示特性も実施例1と同等な高品質の表示特性を得た。

【0031】〔実施例3〕本実施例の構成は下記の要件を除けば、実施例1と同一である。

【0032】本実施例の画素の構成を図9に示す。また、図10に図9のB線における断面図を示す。ここで、信号配線2を共通電極5と電気的に接続された導電体5bで覆い、信号配線2と画素電極3または共通電極5との間にかかる電界をシールドする。信号配線2を覆

う導電体5bは、走査配線1と同一材料で、走査配線と同時にバターンニングしたものである。共通電極5とコンタクトをとるためにゲート絶縁膜である窒化シリコンにスルーホール8aを開け、共通電極5とコンタクトを取った。また、画素電極3も、導電体5bと同層の走査配線1と同一材料で、走査配線と同時にバターンニングした導電体3bとコンタクトを取った。したがって、液晶には導電体3bの導電体5b間の電界が印加される。共通電極5の電位は一定電位であるので、画素電極3または共通電極5との間にかかる電界をふらつかせることはない。これにより、映像信号により変化する信号配線2の電位の変化による画素電極3または共通電極5との間にかかる電界のふらつきがなくなり、安定した表示を得ることができる。

【0033】電気光学特性を測定したところ、実施例1と同様に、視角を左右、上下に変えた場合のカーブの差が極めて小さく、また、表示特性も実施例1と同等な高品質の表示特性を得た。

【0034】〔実施例4〕本実施例の構成は下記の要件を除けば、実施例3と同一である。

【0035】本実施例の画素の構成を図11に示す。画素電極3の電位を安定するために蓄積容量を画素電極3と電気的に接触している導電体3cと共通電極5とゲート絶縁膜7で構成した。この構成にすると、共通電極5の電位が変化しても、同時に画素電極3および画素電極3と電気的に接触している導電体3cの電位が同じだけ変化するの、導電体3cと導電体5bとの間にかかる電界が常に一定に保たれる。これにより、信号配線2に画像信号を印加すると共に、共通電極に8.0Vの交流波形を印加し、信号配線2に供給する電圧の低電圧化(7.2V $\Rightarrow$ 3.2V)が実現した。

【0036】ここで、蓄積容量を画素電極3と電気的に接触している導電体3cと共通電極5との間に構成することは、実施例1および実施例2でも同様に行うことができる。蓄積容量を画素電極3と前段の走査配線1aとゲート絶縁膜7で構成しても、信号配線2に供給する電圧の低電圧化は可能であるが、走査配線に電位を与える走査側駆動回路の出力レベルがオンレベルとオフレベルの2値以外のレベルが必要になり、走査側駆動回路の回路規模が増大し、コストが上がる。本実施例の構成は走査側駆動回路のコストアップさせることなく、信号配線2に供給する電圧の低電圧化し、信号配線に電位を与える信号側駆動回路の耐圧を下げ、信号側駆動回路の低コスト化ができる効果を得た。

【0037】(従来のツイステッドネマティック型)の方式では共通電極が薄膜トランジスタを有する基板と対向する基板に形成されているので、共通電極と画素電極の間、直接蓄積容量を形成することができず、本実施例のような低電圧化をするためには、薄膜トランジスタを有する基板に別の配線を形成しなければならず歩留まりを



低下させる)。

【0038】〔実施例5〕本実施例の構成は下記の要件を除けば、実施例1と同一である。

【0039】本実施例では、薄膜トランジスタを2マスクで作成した。第1に、図12(a)に示すように、ガラス基板上に、クロムをスパッタリングで成膜し、その上にn+型のアモルファスシリコンをプラズマCVD (Chemical Vapor Deposition)で成膜した後、第1のマスクを用いて、ホトレジスト加工技術で、信号配線2 (ドレイン電極)、画素電極3 (ソース電極) および共通電極5のパターンを形成し、第2に、図12(b)に示すように、i型のアモルファスシリコンおよび窒化シリコンをプラズマCVDで連続成膜し、その上に、クロムをスパッタリングで成膜した後、第2のマスクを用いて、ホトレジスト加工技術で、走査配線8 (ゲート電極)、i型のアモルファスシリコン4および窒化シリコン7のパターンを形成し、走査配線1、信号配線2、共通電極5および薄膜トランジスタを形成する。

【0040】正スタガ構造の薄膜トランジスタ構成を用い、本実施例の製造方法を用いることによって、2マスクで、走査配線1、信号配線2、共通電極5および薄膜トランジスタのパターニングを行なうことができ、製造工程の大幅な短縮を行なうことができた。

【0041】〔実施例6〕本実施例の構成は下記の要件を除けば、実施例5と同一である。

【0042】本実施例では、ガラス基板上に、ニッケルをスパッタリングで成膜した後、その上にn+型のアモルファスシリコンを電気メッキで構成した。これにより、図13に示すようにニッケルの側面にもn+型のアモルファスシリコンが成長し、信号配線2と画素電極3の段差で、i型のアモルファスシリコンが段切れしても、ニッケルの側面で、i型のアモルファスシリコンとのコンタクトがとれる。したがって、i型のアモルファスシリコンの膜厚を薄くすることができ、これにより、i型のアモルファスシリコンの光吸収によるホトコンダクティビティによるリーク電流を抑えることができる。その結果、画素電極電位の保持率がアップし、リーク電流に起因する表示むらを改善することができた。

【0043】〔実施例7〕本実施例の構成は下記の要件を除けば、実施例5と同一である。

【0044】本実施例では、信号配線2として、アルミニウムを用いた。従来のツイステッドネマティック型の方式でも実施例5と同様に2マスクで形成することができるが、画素電極にITOなど透明電極を用いなければならないので、信号配線もITOを用いなければならない。ITOは、200nm程度の薄膜では約200~300 $\mu\Omega\cdot\text{cm}$ の抵抗率がある。図14にITOを信号配線として用いた場合の各製品仕様と信号電圧 (ドレイン電圧) の立上り時間および1ラインの走査時間の関係を示す。図14に示すように256階調 (1670万色)

を表示する場合はドレイン電圧の立上り時間は6 $\tau$ 必要である。しかし12.5型1024 $\times$ 768ドット以上のパネルでは、立上り時間より、1ライン走査時間が短くなり、信号電圧が立ち上がる前にトランジスタが切れてしまい、映像信号が書き込まれない。したがって、ITOを信号配線として用いた場合は12.5型1024 $\times$ 768ドット以上の製品では、階調の均一性が保たれず表示むらが発生する。図15に信号配線 (ドレイン) に許容される最大のシート抵抗を示す。図15のように12.5型1024 $\times$ 768ドット以上の製品では、シート抵抗は4 $\Omega/\square$ 以下が必要である。信号配線は開口率30%以上を保つためには20 $\mu\text{m}$ 以下、膜厚は凹凸を少なくするために300nm以下が適当であるので、抵抗率は120 $\mu\Omega\cdot\text{cm}$ 以下が必要である。本実施例で用いたアルミニウムは2~5 $\mu\Omega\cdot\text{cm}$ であり、上記の条件を充分満足する。したがって、12.5型1024 $\times$ 768ドット以上のディスプレイを用いるパーソナルコンピュータまたはワークステーションは上記条件を満たす配線材料を用いることができる製造方法でなければならない。本実施例はその中の最も簡便な方法である。

【0045】本実施例のように低抵抗の金属を、実施例5の製造方法で、信号配線2に用いることによって、階調性の良い高品質の表示特性を得ることができ、かつ、高スループットで製造することができる。

【0046】

【発明の効果】以上詳述したように、本発明によれば、透明電極がなく、低価格の設備で高い歩留まりで量産可能な低価格のアクティブマトリクス型液晶表示装置が得られる。また、視角特性が良好で多階調表示が容易であるアクティブマトリクス型液晶表示装置も得られる。また、信号配線の電圧変動による不要な電界変動の影響を受けることなく、クロストークの発生がなく階調均一性の高い、高品質な表示特性を有するアクティブマトリクス型液晶表示装置も得られる。また、画素電極が透明である必要がなく、導電性の高い金属材料を用いることができるので、簡単な方法で大型で精細度の高いアクティブマトリクス型液晶表示装置を製造することができ、高スループットで量産可能な低価格の大型で精細度の高いアクティブマトリクス型液晶表示装置およびそれを用いたシステムも得られる。

【図面の簡単な説明】

【図1】本発明の実施例1の画素構成を示す図。

【図2】図1A線における断面構造を示す図。

【図3】図1B線における断面構造を示す図。

【図4】図1C線における断面構造を示す図。

【図5】本発明の液晶表示装置の視角依存性を示す図。

【図6】従来の液晶表示装置の視角依存性を示す図。

【図7】本発明の実施例2の画素構成を示す図。

【図8】図7B線における断面構造を示す図。

【図9】本発明の実施例3の画素構成を示す図。

【図10】図9B線における断面構造を示す図。

【図11】本発明の実施例4の画素構成を示す図。

【図12】本発明の実施例5の各パターン形成工程での断面構成を示す図。

【図13】本発明の実施例6の各パターン形成工程での断面構成を示す図。

【図14】ITOを信号配線として用いた場合の各製品仕様と信号電圧（ドレイン電圧）の立上り時間および1ラインの走査時間の関係を示す図。

【図15】信号配線に許容される最大のシート抵抗を示す\*

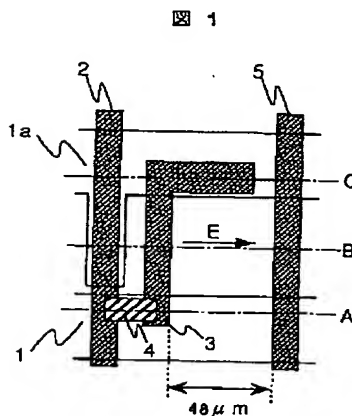
す図。

【図16】本発明の液晶表示装置における液晶動作を示す図。

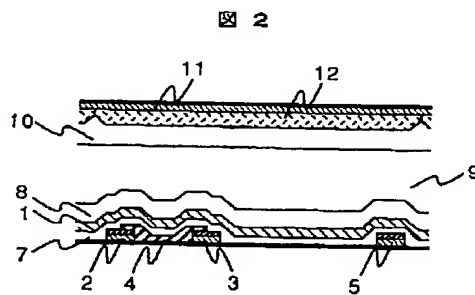
【符号の説明】

1…走査配線、2…信号配線、3…画素電極、4…半導体活性層、5…共通電極、7…ゲート絶縁膜、8…保護膜、9…液晶層、10…平坦化膜、11…遮光膜、12…カラーフィルタ、13…液晶分子、207…電界方向、208…界面上の分子長軸配向方向、207…偏光板偏光軸。

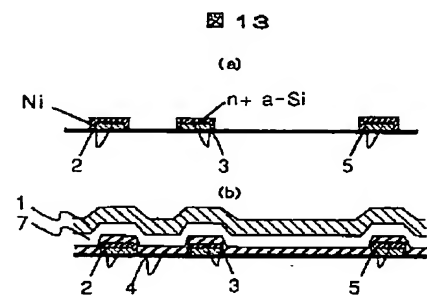
【図1】



【図2】

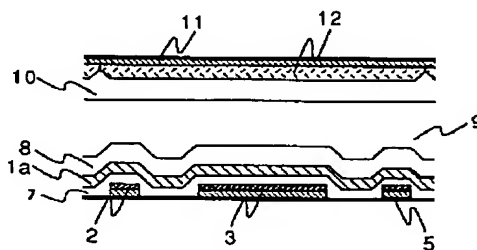


【図13】



【図4】

図 4

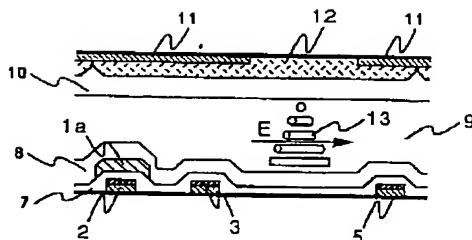


【図5】

図 5

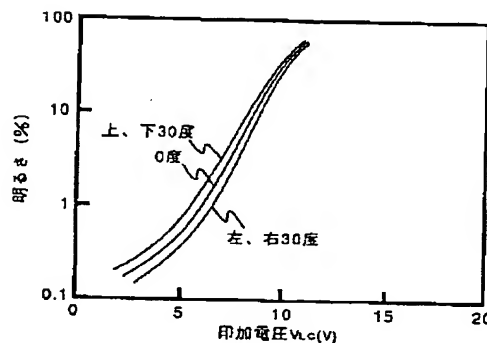
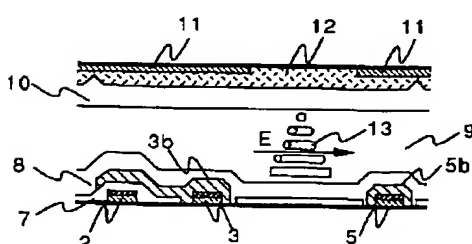
【図3】

図 3



【図8】

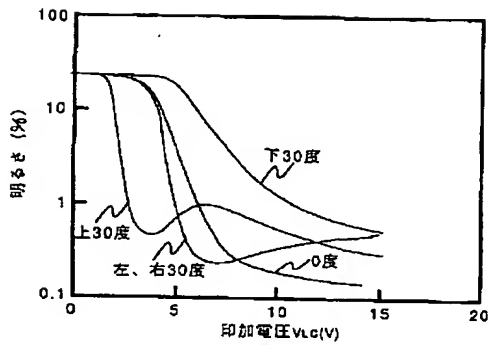
図 8





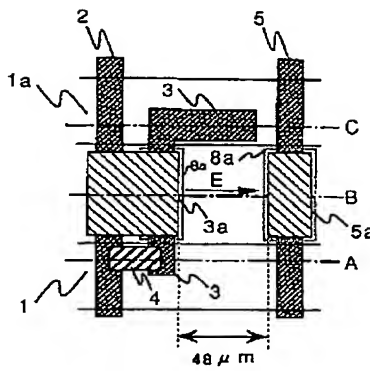
【図6】

図 6



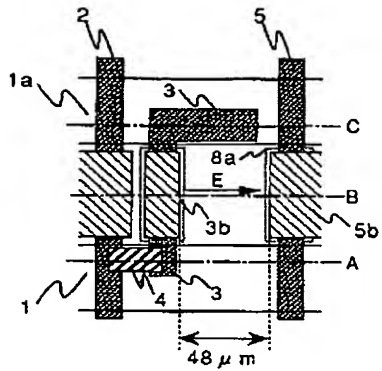
【図7】

図 7



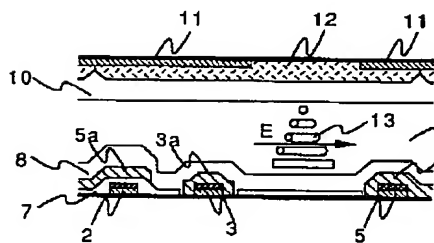
【図9】

図 9



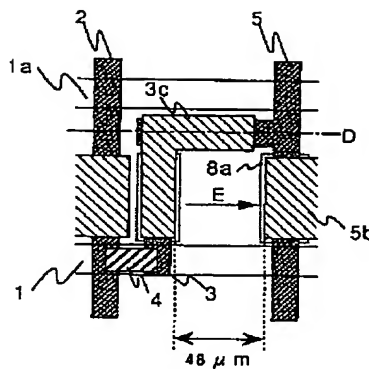
【図10】

図 10



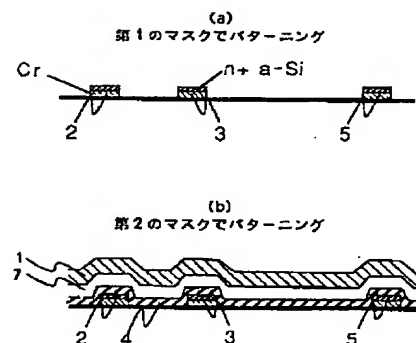
【図11】

図 11



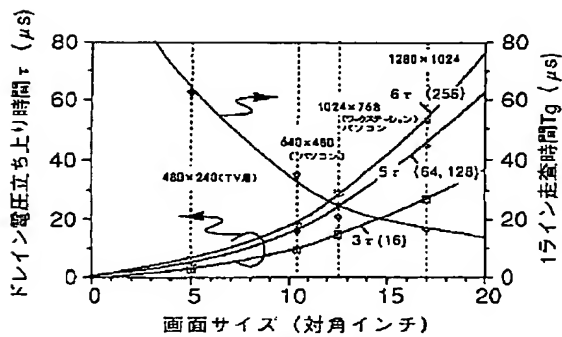
【図12】

図 12



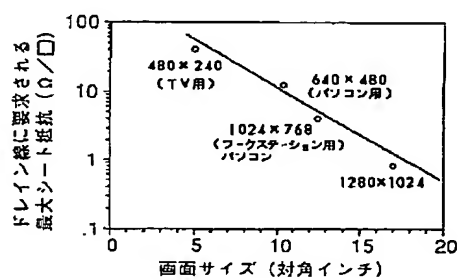
【図14】

図 14



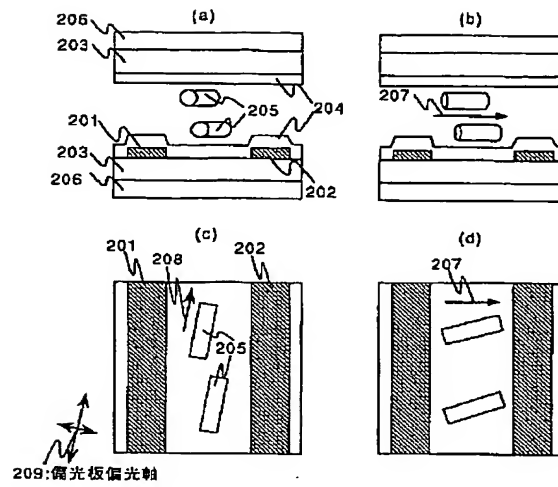
【図15】

図 15



【圖16】

圖 16



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成11年(1999)11月26日

【公開番号】特開平6-202127

【公開日】平成6年(1994)7月22日

【年通号数】公開特許公報6-2022

【出願番号】特願平4-347935

【国際特許分類第6版】

G02F 1/1343

1/136 500

【F I】

G02F 1/1343

1/136 500

【手続補正書】

【提出日】平成11年3月17日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】アクティブ素子からなる駆動手段とを備えたマトリクス型液晶表示装置において、液晶層に対して主として基板面に平行な電界を印加する電極構造を有すると共に、映像信号をアクティブ素子に伝達する信号配線の液晶層に面する部分のほとんどが、絶縁物を介して導電体で覆われていることを特徴とする液晶表示装置。

【請求項2】前記導電体が、走査配線から信号配線の長辺方向に突き出した突起からなることを特徴とする請求項1記載の液晶表示装置。

【請求項3】前記導電体が、薄膜トランジスタのソース電極と電気的に接続されていることを特徴とする請求項2記載の液晶表示装置。

【請求項4】前記導電体が、液晶層に対して主として基板面に平行な電界を印加する電極の一方である共通電極と電気的に接続されていることを特徴とする請求項2記載の液晶表示装置。

【請求項5】液晶層に対して主として基板面に平行な電界を印加する電極と共通電極とゲート絶縁膜で蓄積容量を構成したことを特徴とする請求項2、3および4記載の液晶表示装置。

【請求項6】アクティブ素子からなる駆動手段とを備えたマトリクス型液晶表示装置において、液晶層に対して主として基板面に平行な電界を印加する電極構造を有し、前記アクティブ素子が正スタガ構造の薄膜トランジスタであることを特徴とする液晶表示装置。

【請求項7】不透明な導電体、 $n +$ 型半導体の順に成膜し、一括にパターニングして、信号配線および画素電極

を形成し、 $i$ 型半導体、絶縁体、不透明な導電体の成膜し、一括にパターニングして、走査配線および薄膜トランジスタを形成することを特徴とする請求項6記載の液晶表示装置の製造方法。

【請求項8】12.5型以上かつ1024×768ドット以上の請求項6記載の液晶表示装置を有するパーソナルコンピュータまたはワークステーション。

【請求項9】前記不透明な導電体が $Ni$ または $Ni$ を含む合金であり、パターニングした後、電気メッキして $n +$ 型半導体を形成し、信号配線および画素電極を形成することを特徴とする請求項7記載の液晶表示装置の製造方法。

【請求項10】120 $\mu\Omega \cdot cm$ 以下の抵抗率を有する不透明な導電体からなる単層の信号配線を有することを特徴とする請求項6記載の液晶表示装置。

【請求項11】液晶分子が捻れ回転可能な液晶組成物層と、前記液晶組成物層を挟持させる第1の基板と第2の基板と、前記第1の基板面に形成された映像信号線と、映像信号が前記映像信号線を介して印加される少なくとも一つの画素電極と、対向電圧が印加される少なくとも一つの対向電極とが互いに対向して配置され、前記互いに対向して配置された画素電極と対向電極の間隔が、前記画素電極と前記映像信号線との間隔よりも小さいことを特徴とする液晶表示装置。

【請求項12】前記互いに対向して配置された画素電極と対向電極の間隔が、前記画素電極の短手方向の電極幅を越えていることを特徴とする請求項11に記載の液晶表示装置。

【請求項13】前記第1の基板と第2の基板のそれぞれの表面には、偏光軸が直交して配置された偏光板が設けられていることを特徴とする請求項11に記載の液晶表示装置。

【請求項14】12.5型以上かつ1024×768ドット以上の請求項11に記載の液晶表示装置を有するパ

ーソナルコンピュータまたはワークステーション。

【請求項15】一対の基板と、前記一対の基板に挟持された液晶組成物と、前記一対の基板の一方の基板には、映像信号が印可される映像信号線と、薄膜トランジスタ素子を介して前記映像信号線に接続される画素電極と、対向電圧が印可される対向電極とが形成され、前記液晶組成物中の液晶分子は、前記基板面にほぼ平行な電界を

前記電極部材により印加され、前記映像信号線と前記対向電極が、その一部において重畳されていることを特徴とする液晶表示装置。

【請求項16】前記映像信号線と前記対向電極は、絶縁膜を介して重畳していることを特徴とする請求項15に記載の液晶表示装置。